

C-DOT (Center for Development of Telematics)

(Telecom Technology Centre of Govt. of India)

NOTIFICATION FOR THE POST OF 'SCIENTIST-B/C' ON DIRECT RECRUITMENT BASIS

(Adv no: C-DOT/HR/REC/2026/03/01)

C-DOT (Centre for Development of Telematics) is a premier R&D Autonomous Institute of the Government of India, engaged in Research & Development of various innovative telecom related technologies.

C-DOT invites applications from dynamic, experienced, and qualified professionals for the following posts to be filled on Direct Recruitment basis through online mode only:

Opening date for Online Applications: 04th Apr'2026

Closing date for Online Applications: 03rd May'2026 (30 days from the date of publication in Employment News - English).

S. N o.	Post	Domain	Level as per 7CPC	Max. Age as on Last Date of accepting applications (In Years)	Skill Set Required	Qualification and Experience	No. of Posts	Location
1	Scientist -B/C	Platform Software and Applications on Bare Metal Hardware	10/11	35	<ul style="list-style-type: none"> • Good knowledge of GNU/Linux based platform software development cycle • C & ARM Assembly coding skills. Python/Bash Scripting • Good Knowledge of ARM based MCUs and MPUs hardware architecture • Experience in design and development of Bare-Metal/Linux device drivers 	B.E./B.Tech. (ECE/CS/EE/EI/IT/VLSI/ Embedded Systems/ Embedded & Robotics or allied areas) OR	2	Delhi

					<ul style="list-style-type: none"> • Knowledge of Ethernet, I2C, SPI, MII/MDIO, SGMII, PCIe Bus • Experience in IP packet debugging tools such as wireshark, Tcpdump, nmap • Good working knowledge of Linux based development system and GNU based cross compilation ecosystem • RTOS task and Linux Kernel module development experience • Application development with threads, Linux System Calls, Static and shared libraries. • API development • Strong documentation and presentation skills; must be proficient in relevant software tools used in the same 	M.E./M.Tech (ECE/CS/EE/EI/IT/VLSI/ Communication Engg/Software System/Embedded/Optical Communication or allied areas) OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics) Minimum 2 years' experience (industry/academic) (Not mandatory for candidates having a PhD)		
2	Scientist -B/C	FPGA Design & Implementation for Cryptography and Cyber Security related applications	10/11	35	<ul style="list-style-type: none"> • RTL coding and simulation in Verilog or VHDL or System Verilog • Good coding skills in C, python and shell script (bash) • Good knowledge of Xilinx /Intel-Altera FPGA architecture • Exp. with FPGA synthesis tool- Xilinx Vivado or Altera Quartus Prime or similar, • IP Core development, High-level synthesis design flow, Logic acceleration & optimization • Experience in creating placement and timing constraints, synthesis, 	B.E./B.Tech. (ECE/CS/EE/EI/IT/VLSI/ Embedded Systems/ Embedded & Robotics or allied areas) OR M.E./M.Tech (ECE/CS/EE/EI/IT/VLSI/Communication Engg/Software	2	Delhi

					<p>place and route, static timing analysis/FPGA timing closure and in-system debugging using ILA/SignalTap</p> <ul style="list-style-type: none"> • Good knowledge of FPGA processor subsystems, Linux operating system internals and Linux device driver development • Knowledge of AMBA-AXI, PCI-E Gen 4, Ethernet, I2C, SPI, MII/MDIO interfaces • Knowledge of TCP/IP Protocol Suite, Control Protocols such as DNS, DHCP, HTTP, HTTPS etc. • Knowledge of • IP packet debugging tools such as Wireshark, tcpdump, ping, traceroute, nmap etc. • Good knowledge of Ethernet/IP packet capture, packet parsing & striping, packet de-duplication, payload compression & decompression, encryption & decryption etc. to be implemented using HDL for FPGA • Experience with high-speed network interface (SFP/QSFP) design in FPGA • Selected candidates will be responsible for working on FPGA hardware and development tools to accelerate various functions of an application using FPGA offloading 	System/Embedded/ Optical Communication or allied areas) OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics) Minimum 2 years' experience (industry/academic) (Not mandatory for candidates having a PhD)		
3	Scientist -B/C	Fault Analysis (FA) for Cryptography	10/11	35	<ul style="list-style-type: none"> • Demonstrated experience in Fault Injection Attack analysis 	B.E./B.Tech/M.E/M.Tech(ECE/CS/EE/EI/IT/VLSI/Embedded	1	Delhi

		Algorithms/ Systems			of hardware implementation of cryptographic algorithms <ul style="list-style-type: none"> • Good knowledge of various types of fault injection attack patterns • Thorough understanding of post-quantum cryptographic algorithms' mathematical primitives and overall framework • Good C coding & Python scripting skills • Good Verilog/VHDL coding skills • Experience in using COTS Fault Injection Attack platforms is desirable • Experience is usage of hardware tools used in FIA setup such as Oscilloscope, Signal Generator, hardware probes etc. • Strong documentation and presentation skills; must be proficient in relevant software tools used in the same 	Systems/CE Embedded & Robotics/Mathematics & Computing/Cybersecurity/Cryptology or allied areas) OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics) Minimum 2 years' experience (industry/academic) (Not mandatory for candidates having a PhD)		
4	Scientist -B/C	Side Channel Analysis for Cryptography Algorithms/ Systems	10/11	35	<ul style="list-style-type: none"> • Demonstrated experience in Side Channel leakage analysis (TVLA/CPA) of hardware implementation of cryptographic algorithms • Good knowledge of various types of Side Channel 	B.E./B.Tech/M.E/M.Tech (ECE/CS/EE/EI/IT/ VLSI/ Embedded Systems/CE Embedded & Robotics/Mathematics &	1	Delhi

					<p>Leakage probing (Power, EM etc.) techniques.</p> <ul style="list-style-type: none"> • Thorough understanding of post-quantum cryptographic algorithms' mathematical primitives and overall framework • Good C coding & Python scripting skills • Good Verilog/VHDL coding skills • Experience in using COTS Side Channel Leakage Analysis platforms is desirable • Experience is usage of hardware tools used in SCA setup such as Oscilloscope, Signal Generator, hardware probes etc. • Strong documentation and presentation skills; must be proficient in relevant software tools used in the same 	<p>Computing/Cybersecurity/Cryptology or allied areas) OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics)</p> <p>Minimum 2 years' experience (industry/academic) (Not mandatory for candidates having a PhD)</p>		
5	Scientist -B/C	Cryptographic Systems Testing and Validation	10/11	35	<ul style="list-style-type: none"> • Thorough understanding of post-quantum cryptographic algorithms' mathematical primitives and overall framework • Experience in validation and testing of crypto grade products • Hands-on knowledge of scripting languages and 	<p>B.E./B.Tech/M.E/M.Tech (ECE/CS/EE/EI/IT/VLSI/ Embedded Systems/CE Embedded & Robotics/Mathematics & Computing/Cybersecurity/Cryptology or allied areas)</p>	1	Delhi

					<p>making test scripts for test automation</p> <ul style="list-style-type: none"> • Knowledge of FIPS 140 series standards • Knowledge of evolving FIPS post-quantum crypto algorithms standards • Knowledge of standards on Randomness testing, Cryptography testing & validation 	<p>OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics)</p> <p>Minimum 2 years' experience (industry/academic) (Not mandatory for candidates having a PhD)</p>		
6	Scientist -B/C	Theory and Mathematical proofs of PQC algorithms	10/11	35	<ul style="list-style-type: none"> • Strong background in mathematics of cryptographic algorithms • Strong theoretical research work in either Lattice-based or Code-based post-quantum cryptographic algorithms • Good research papers in the area of theory of PQC algorithms and cryptanalysis 	<p>B.E./B.Tech/M.E/M.Tech/Integrated MSc (ECE/CS/EE/EI/IT/VLSI/ Embedded Systems/CE Embedded & Robotics/Mathematics & Computing/Cybersecurity/Cryptology/Maths & Computing or allied areas)</p> <p>OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics)</p> <p>Minimum 2 years' experience</p>	1	Delhi

						(industry/academic) (Not mandatory for candidates having a PhD)		
7	Scientist -B/C	Hardware Board Design Engineer	10/11	35	<p>The Hardware Board Design Engineer will be responsible for end-to-end design of complex electronic boards, including architecture definition, schematic design, PCB layout guidance, signal/power integrity validation, prototyping, and system bring-up. The role involves designing high-speed, mixed-signal, and power-dense boards used in advanced communication, cryptographic, and compute systems. The candidate must be proficient with industry-standard EDA tools and comfortable working in a lab-driven development environment.</p> <p>Key responsibilities and required experience</p> <ul style="list-style-type: none"> • Translate product requirements and ASIC/FPGA specifications into board-level architecture • Define block diagrams, interface topologies, power trees, clocking strategy, and high-speed signal routing guidelines. • Select appropriate components (processors, FPGAs, ADC/DAC, regulators, PHYs, connectors, etc.) based on performance, SI/PI, thermal, 	<p>B.E./B.Tech/M.E/M.Tech/Integrated MSc (ECE/CS/EE/EI/IT/VLSI/ Embedded Systems/CE Embedded & Robotics/Mathematics & Computing/Cybersecurity/Cryptology/Maths & Computing or allied areas) OR PhD (in relevant areas under Domain of this post) (with a minimum of 60% throughout the academics)</p> <p>Minimum 2 years' experience (industry/academic) (Not mandatory for candidates having a PhD)</p>	1	Delhi

					<p>lifecycle, and supply-chain considerations.</p> <ul style="list-style-type: none"> • Experience in implementation of high-speed interfaces such as DDR3/DDR4/DDR5, PCIe, Ethernet (1G/10G/25G/100G), USB, SERDES links, and MIPI • Design power delivery networks, switching regulators, sequencers, LDOs, and protection circuitry. • Design mixed-signal sections including precision analog, sensor interfaces, ADC/DAC, PLLs, and clock generators. • Create multi-sheet schematics using Cadence/Altium/Mentor graphics tool • Work closely with PCB layout engineers to define Layer stack-up, impedance profiles, and differential pair routing rules, Length-matching constraints, via strategies (VIP, blind/buried), return current paths, EMI/EMC compliance strategies (filters, stitching vias, shielding, grounding topology) • Review PCB layouts for SI/PI compliance, thermal considerations, and manufacturability • Lead hardware bring-up, debugging, and validation of first prototypes. 			
--	--	--	--	--	---	--	--	--

					<ul style="list-style-type: none"> • Validate power rails, clock stability, signal integrity, high-speed link performance, and overall board functionality • Support firmware teams in system integration and feature enablement • Prepare BoMs, Gerbers, fab notes, assembly drawings, and release packages. • Collaborate with PCB fabricators and EMS partners for DFM/DFT, stack-up negotiations, and fabrication improvements. • Resolve production issues, component obsolescence, and sustainment engineering changes. • Develop board-level test plans, validation procedures, and reliability tests. • Conduct EMI/EMC pre-compliance and coordinate formal certification (CE, FCC, MIL-STD as applicable). 			
8	Scientist -B/C	R&D Project Management Executive	10/11	35	R&D Project Management Executive to support planning, coordination, documentation, and monitoring of internal and externally funded R&D projects. The candidate is required to assist project leads in ensuring timely execution of all project activities, stakeholder coordination, and compliance with reporting	BE/BTech(ECE/CS/IT/EE/EI/VLSI or allied areas) OR MSc(Physics/Electronics/IT/Maths or	1	Delhi

				<p>requirements. Major responsibilities include</p> <ul style="list-style-type: none"> • Coordinate and track day-to-day project activities as per approved timelines. • Prepare and maintain project documentation, including minutes, action trackers, Gantt charts, and compliance records. • Compile periodic progress reports for internal reviews and external funding agencies. • Facilitate communication and follow-ups with internal teams, vendors, consortium partners, and funding bodies. • Support procurement processes, utilization reporting, and audit-related documentation. • Maintain updated dashboards, progress trackers, and project performance indicators. • Assist in organising project meetings, technical reviews, and external audits. • Liaise with consortium member institutes and C-DOT Finance and Administration departments for achieving project objectives 	<p>allied areas) OR MCA</p> <p>AND</p> <p>Post-graduate qualification (MBA/PGDM in Project Management/IT/Finance or allied areas – 1yr/2yr course)</p> <p>(with a minimum of 60% throughout the academics)</p> <p>Certification such as PMP/PRINCE2/Agile/Scrum will be an added advantage</p>		
--	--	--	--	--	--	--	--

					<ul style="list-style-type: none"> • Procurement of capital and consumable items through GEM mechanism. • Preparation of board notes and other official communication related to projects. • Organize field trials of equipment with external agencies. <p>Major Skill and Competencies include</p> <ul style="list-style-type: none"> • Strong communication and inter-departmental coordination skills. • Proficiency in MS Office and project management tools. • Ability to manage multiple tasks with attention to detail. • Good analytical and organisational skills. • Ability to work in cross-functional teams with a proactive approach <p>Desired experience</p> <ul style="list-style-type: none"> • 3 years of experience in project coordination or project management roles. • Experience with externally funded/government-funded R&D projects is desirable. • Familiarity with documentation, government procurement processes, and project monitoring tools. 		
--	--	--	--	--	--	--	--

I. How to Apply:

1. Applications must be submitted online only through the C-DOT website: www.cdor.in (Careers). Candidates must carefully read all eligibility conditions before applying.
2. Candidate should have a valid **email id** and **mobile number** which should remain valid & active till the completion of selection process.
3. The candidate should carefully review all eligibility criteria and ensure that he or she meets them before beginning to fill the online application.
4. Fill in all the required details in the application form at the appropriate places and, after completing the form, click the '**Submit**' button.
5. Candidates may take a printout of the application form and retain it for their records.
6. **No hard copy or printed application** should be sent to C-DOT. Incomplete or incorrectly filled applications will be rejected outright, and no further correspondence in this regard will be entertained.

- II. Closing date of applying online:** The Last date of application is 30 days from the date of publication in Employment News (English).

Note: The candidates are advised to visit C-DOT website regularly for related notices/information, Corrigendum/Extension, etc. If any, they shall be published on website www.cdor.in (careers) only.

III. Maximum Age and Relaxation terms:

1. Age Limit: Maximum age limit for applicants is mentioned against each post. The reference date for calculating the age shall be the last date for submission of application which is 30 days after the publication in Employment News (English), and the candidate's age should not exceed the maximum age criteria as of the closing date.
2. Applicants belonging to the reserved category (SC/ST/OBC (non-creamy layer)/physically challenged/Ex-Servicemen/EWS) would be eligible for age relaxations according to the Government of India norms.
3. Candidate belonging to reserved categories should produce the certificates at the time of interview, issued by the competent authority in the prescribed format as stipulated by Government of India, failing which such candidate's selection/appointment will be cancelled.

IV. Selection Process:

1. The selection process will be through two-level Interview Process. First-Level Interview Process shall be Online, Second-Level Interview Process shall be Offline/In person. Please follow the C-DOT website regularly for any other update.
2. Management reserves the right to change/modify the selection process at any time, during the process, at its discretion. The decision of the management will be final and binding.
3. Pay scale will be as mentioned in the advertisement and depending upon the present scale, competency level and experience of the selected candidate.
4. The qualification and experience prescribed are the minimum requirements and possession of the same does not automatically make the candidates entitled to be called for written test/interview. There will be an initial screening based on the academic qualification, experience and other parameters given in the advertisement and only those screened-in will be considered for further selection process.
5. The management reserves the right to increase the benchmark from minimum eligibility criteria/cut off limits, in the event of a greater number of applicants, for any post(s) at its discretion. Candidates will be selected based on selection processes/parameters, as deemed fit by management.
6. All employees of Government/PSU/Autonomous Bodies must submit a No Objection Certificate (NOC); failing which, they will not be permitted to appear for the interview.

V. Qualification:

1. All qualifications, as specified in above table must be obtained from AICTE/UGC-approved or recognized Universities/Deemed Universities/Institutes. Courses offered by autonomous institutions must be recognized as equivalent to the relevant courses approved or recognized by the Association of Indian Universities (AIU)/UGC/AICTE.

2. Wherever CGPA/OGPA or letter grade in a qualifying degree is awarded, equivalent percentage of marks should be indicated in the application form as per norms adopted by the respective University/Institute. Please also obtain a certificate to this effect from University / Institute, which shall be required at the time of joining.
3. Exact percentage should be mentioned in percentage of marks column. e.g. 59.9% should NOT be rounded off to 60%.
4. Only those experiences which are relevant and acquired after the passing date of the qualifying qualification will be considered. Part time employment/internship experience will not be considered. The decision of C-DOT in this regard will be final and binding.

VI. Important Notes:

1. In case of any ambiguity/dispute arising on account of interpretation in version other than English, English version will prevail.
2. Canvassing in any form will be a disqualification for selection.
3. Candidates are not required to send printout of application or any other documents in hard copy to C-DOT.
4. Correspondences regarding interview, etc. will be sent to candidates only to the registered email id provided in their online application. No hard copy will be sent.
5. Candidates may answer Interview questions in Hindi or English as preferred.
6. Mere issue of Interview call letter will not imply acceptance of candidature. In case of internal candidates, please note that the finally selected candidates will have to resign from the services and re-join the post as fresh employees on probation.
7. All queries pertaining to recruitment including selection process should be addressed to our Recruitment Team only through hrdrec@cdot.in.
8. Number of vacancies may increase/decrease based on the final assessment and such changes will be made by C-DOT without any notice.
9. C-DOT reserves the right to cancel or introduce any examination/other selection process. C-DOT also reserves the right to cancel/restrict/curtail/enlarge the recruitment process and/or the selection process without any notice and without assigning any reasons.
10. All the posts will be filled as per the rules of C-DOT. Pay protection will be given to candidates from Govt/PSU/Autonomies bodies subject to verification of all documents.

11. It is the responsibility of the candidates to assess his/her own eligibility for the post for which he/she is applying in accordance with the advertisement. In case, it is detected at any point of time in future during process of selection or even after appointment that candidate was not eligible as per prescribed qualification, experience etc, which could not be detected at the time of selection due to whatever circumstances, his/her candidature/appointment shall be liable to be cancelled/terminated as case may be.
12. Management reserves the right to call for any additional documentary evidence in support of education, experience, CTC/Pay-scale/Income etc. of the applicants.
13. The number of posts advertised may vary and C-DOT reserves the right not to fill up some or all the posts advertised, if the circumstances so warrant.
14. In case of any dispute/ambiguity that may occur in the process of selection, the decision of the organization shall be final. Interim correspondence will not be entertained and replied to.
15. All the candidates shall produce self-attested copies of all the certificates (educational/caste/experience) along with originals for verification at the time of written test and skill test. No Travelling Allowance (TA) shall be paid to the candidates for attending the Interview.
16. The organization reserves the right not to fill up any or all advertised posts; cancel the advertisement in whole or in part without assigning any reason. The Decision of the organization in all matters relating to the eligibility of the candidate, skill test/written test/Interview and selection shall be final and binding on all the candidates. No correspondence or personal inquiries shall be entertained.
17. The above appointment would be against positions sanctioned by the competent authority, in regular vacancies, available at C-DOT subject to the applicable provisions of Bye laws and other applicable rules. The selected candidates will be appointed against regular post.
18. Any legal dispute arising out of the advertisement may be challenged in the high court of Delhi.

VII. General Terms & Conditions:

1. All appointments shall be subject to the candidate being declared medically fit, as per the prescribed medical norms of C-DOT, based on the report of the designated Medical Officer. The decision of the Management in this regard shall be final. Candidates joining from Government Departments/Public Sector Undertakings shall not be required to undergo a fresh medical examination, provided a valid medical fitness certificate is produced from their present employer.
2. All selected candidates shall be appointed on a contract basis for an initial period of five (05) years, which shall include a probationary period of one (01) year. Subject to satisfactory performance review, the contract may be

renewed for further periods of upto five (5) years at a time, up to the attainment of the age of superannuation (currently 60 years, as amended from time to time by the Governing Council) or until the dissolution of the Society, whichever is earlier.

3. Appointment shall be subject to verification of character, antecedents, and credentials as per Government of India norms.
4. If selected, the candidates can be posted to any Project / location throughout the country.
5. All the required documents (Proof of DOB/ Matric/ Graduation/PG degree/ Experience/ Service certificate along with NOC, if applicable) have to be uploaded along with the application. If NOC is not submitted along with the application, it has to be submitted at the time of Interview, failing which they will not be permitted to attend the Interview.
6. Applicants are advised to ensure, before applying, that they possess the minimum essential qualification and experience laid down for the post.
7. The vacancies indicated in the notification are tentative. C-DOT reserves the right not to fill the advertised positions, if deemed necessary. C-DOT also reserves the right to increase or decrease the number of posts at any point in time.
8. The prescribed Essential Qualification, Experience and Eligibility Criteria indicated are bare minimum; mere possession of same will not entitle applicants to be called for personal interview. Wherever number of applicants received in response to the advertisement is large; C-DOT may restrict the number of applicants to be called for personal interview to a reasonable limit, on the basis of Academic Performance, Qualification, relevant experience higher than minimum prescribed in the advertisement. Therefore, applicants should furnish the details of all qualifications and experience possessed in the relevant field, over and above (if any) the minimum qualifications/experience prescribed along with documentary evidences.
9. C-DOT strives to have a workforce which also reflects gender balance and hence women candidates are strongly encouraged to apply.
10. Canvassing in any form or bringing in any influence will be a disqualification for the post.
11. In case of any disputes that may occur in the process of selection, the decision of C-DOT shall be final and unquestionable.

END OF DOCUMENT

सी-डॉट (सेंटर फॉर डेवलपमेंट ऑफ टेलीमैटिक्स)

(भारत सरकार का दूरसंचार प्रौद्योगिकी केंद्र)

प्रत्यक्ष भर्ती के आधार पर 'वैज्ञानिक-बी/सी' पद हेतु अधिसूचना

(विज्ञापन संख्या: C-DOT/HR/REC/2026/03/01)

सी-डॉट (सेंटर फॉर डेवलपमेंट ऑफ टेलीमैटिक्स) भारत सरकार का एक प्रमुख अनुसंधान एवं विकास (R&D) स्वायत्त संस्थान है, जो विभिन्न नवोन्मेषी दूरसंचार संबंधी प्रौद्योगिकियों के अनुसंधान एवं विकास में संलग्न है।

सी-डॉट प्रत्यक्ष भर्ती के आधार पर निम्नलिखित पदों को भरने हेतु गतिशील, अनुभवी एवं योग्य पेशेवरों से केवल ऑनलाइन माध्यम से आवेदन आमंत्रित करता है:

ऑनलाइन आवेदन प्रारंभ होने की तिथि: 04 अप्रैल 2026

ऑनलाइन आवेदन की अंतिम तिथि: 03 मई 2026 - 'एम्प्लॉयमेंट न्यूज़' (अंग्रेजी) में प्रकाशन की तिथि से 30 दिन बाद तक।

क्र. सं.	पद	क्षेत्र	7वें वेतन आयोग (7CPC) के अनुसार पे लेवल	आवेदन प्राप्त करने की अंतिम तिथि को अधिकतम आयु (वर्षों में)	आवश्यक कौशल एवं दक्षताएँ	शैक्षणिक योग्यता एवं अनुभव	पदों की संख्या	कार्यस्थल

1	वैज्ञानिक-बी/सी	बेयर मेटल हार्डवेयर पर आधारित प्लेटफॉर्म सॉफ्टवेयर एवं अनुप्रयोग	10/11	35	<ul style="list-style-type: none"> • जीएनयू/लिनक्स आधारित प्लेटफॉर्म सॉफ्टवेयर विकास चक्र का पर्याप्त ज्ञान • सी एवं एआरएम असेंबली कोडिंग कौशल, साथ ही पाईथन (Python) /बैश (Bash) स्क्रिप्टिंग का ज्ञान • एआरएम आधारित एमसीयू(MCUs) एवं एमपीयू(MPUs) हार्डवेयर आर्किटेक्चर का पर्याप्त ज्ञान • बेयर-मेटल/लिनक्स डिवाइस ड्राइवों के डिज़ाइन एवं विकास का अनुभव • ईथरनेट (Ethernet), I2C (12C), एसपीआई (SPI), एम।। (MII)/एमडीआईओ (MDIO), एसजीएम।। (SGMII) तथा पीसीएलई बस (PCIe Bus) प्रोटोकॉल्स का पर्याप्त ज्ञान • वायरशार्क(Wireshark), टीसीपीडंप(Tcpdump, एनमैप(Nmap) जैसे आईपी (IP) पैकेट डिबगिंग टूल्स के उपयोग में अनुभव • लिनक्स आधारित विकास प्रणाली तथा GNU आधारित क्रॉस-कम्पाइलेशन इकोसिस्टम का पर्याप्त व्यावहारिक ज्ञान • RTOS टास्क तथा लिनक्स कर्नेल मॉड्यूल विकास में अनुभव 	(ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/एंबेडेड एवं रोबोटिक्स अथवा संबंधित क्षेत्र) अथवा एम.ई./एम.टेक. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/संचार अभियांत्रिकी/सॉफ्टवेयर सिस्टम/एंबेडेड/ऑप्टिकल कम्युनिकेशन अथवा संबंधित क्षेत्र) अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में) (पूरे शैक्षणिक करियर में न्यूनतम 60% अंकों के साथ) न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक) (पीएचडी धारक)	2	दिल्ली
---	-----------------	--	-------	----	--	---	---	--------

					<ul style="list-style-type: none"> • थ्रेड्स, लिनक्स सिस्टम कॉल्स तथा स्टैटिक एवं शेयरड लाइब्रेरीज़ के साथ एप्लिकेशन विकास में अनुभव • एपी आई विकास • एपीआई (API) विकास में अनुभव • उत्कृष्ट प्रलेखन (Documentation) एवं प्रस्तुतीकरण (Presentation) कौशल; संबंधित सॉफ्टवेयर टूल्स के उपयोग में दक्षता अनिवार्य 	उम्मीदवारों के लिए अनिवार्य नहीं)		
2	वैज्ञानिक-बी/सी	क्रिप्टोग्राफी एवं साइबर सुरक्षा से संबंधित अनुप्रयोगों हेतु FPGA डिज़ाइन एवं कार्यान्वयन	10/11	35	<ul style="list-style-type: none"> • वेरिलोग (Verilog)/वीएचडीएल (VHDL)/सिस्टम वेरिलोग (System Verilog) में RTL कोडिंग एवं सिमुलेशन का अनुभव • सी पाईथन तथा शेल स्क्रिप्ट (Bash) में उत्कृष्ट कोडिंग कौशल • FPGA आर्किटेक्चर का पर्याप्त ज्ञान • FPGA सिंथेसिस टूल्स (जैसे Xilinx Vivado, Altera Quartus Prime अथवा समकक्ष) के उपयोग का अनुभव • IP कोर विकास, उच्च-स्तरीय सिंथेसिस (High-Level Synthesis) डिज़ाइन फ्लो तथा लॉजिक एक्सेलेरेशन एवं ऑप्टिमाइजेशन का ज्ञान/अनुभव • प्लेसमेंट एवं टाइमिंग कंस्ट्रेंट्स तैयार करने, सिंथेसिस, प्लेस-एंड-रूट, स्टैटिक 	बी.ई./बी.टेक. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/एंबेडेड एवं रोबोटिक्स अथवा संबंधित क्षेत्र) अथवा एम.ई./एम.टेक. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/संचार अभियांत्रिकी/सॉफ्टवेयर सिस्टम/एंबेडेड/ऑप्टिकल कम्युनिकेशन अथवा संबंधित क्षेत्र)	2	दिल्ली

				<p>टाइमिंग एनालिसिस/FPGA टाइमिंग क्लोजर तथा ILA/SignalTap के माध्यम से इन-सिस्टम डिबगिंग में अनुभव</p> <ul style="list-style-type: none"> • FPGA प्रोसेसर सबसिस्टम, लिनक्स ऑपरेटिंग सिस्टम के आंतरिक कार्यविधि (Internals) तथा लिनक्स डिवाइस ड्राइवर विकास का पर्याप्त ज्ञान • AMBA-AXI, PCIe Gen 4, Ethernet, I2C, SPI तथा MII/MDIO इंटरफेस का पर्याप्त ज्ञान • TCP/IP प्रोटोकॉल सूट तथा नियंत्रण प्रोटोकॉल (जैसे DNS, DHCP, HTTP, HTTPS आदि) का पर्याप्त ज्ञान • IP पैकेट डिबगिंग टूल्स (जैसे Wireshark, tcpdump, ping, traceroute, nmap आदि) का ज्ञान/अनुभव • Ethernet/IP पैकेट कैप्चर, पैकेट पार्सिंग एवं स्ट्रिपिंग, पैकेट डी-डुप्लिकेशन, पेलोड कंप्रेशन एवं डी-कंप्रेशन, एन्क्रिप्शन एवं डीक्रिप्शन आदि का पर्याप्त ज्ञान, जिन्हें FPGA हेतु HDL के माध्यम से कार्यान्वित किया जाना हो • FPGA में उच्च-गति नेटवर्क इंटरफेस (SFP/QSFP) डिज़ाइन का अनुभव • चयनित उम्मीदवार FPGA ऑफलोडिंग के माध्यम से विभिन्न अनुप्रयोग कार्यों को 	<p>अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में) (पूरे शैक्षणिक कैरियर में न्यूनतम 60% अंकों के साथ)</p> <p>न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक); पीएचडी धारक उम्मीदवारों के लिए अनिवार्य नहीं</p>		
--	--	--	--	---	---	--	--

					तीव्र करने हेतु FPGA हार्डवेयर एवं विकास उपकरणों पर कार्य करने के लिए उत्तरदायी होंगे			
3	वैज्ञानिक-बी/सी	क्रिप्टोग्राफी एल्गोरिद्म/प्रणालियाँ हेतु दोष विश्लेषण (Fault Analysis - FA)	10/11	35	<ul style="list-style-type: none"> ○ क्रिप्टोग्राफिक एल्गोरिद्म के हार्डवेयर कार्यान्वयन पर फॉल्ट इंजेक्शन अटैक विश्लेषण में प्रदर्शित अनुभव ○ विभिन्न प्रकार के फॉल्ट इंजेक्शन अटैक पैटर्न्स का पर्याप्त ज्ञान ○ पोस्ट-क्वांटम क्रिप्टोग्राफिक एल्गोरिद्म के गणितीय मूलतत्त्वों (Mathematical Primitives) एवं समग्र ढांचे (Framework) की गहन समझ ○ सी कोडिंग तथा पाईथन (Python) स्क्रिप्टिंग में अच्छा कौशल ○ Verilog/VHDL में अच्छा कोडिंग कौशल ○ COTS फॉल्ट इंजेक्शन अटैक प्लेटफॉर्म के उपयोग का अनुभव वांछनीय है ○ एफआईए(FIA) सेटअप में प्रयुक्त हार्डवेयर टूल्स (जैसे ऑस्सिलोस्कोप, 	बी.ई./बी.टेक./एम.ई./एम.टेक. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/सीई एंबेडेड एवं रोबोटिक्स/मैथेमेटिक्स एंड कंप्यूटिंग/साइबर सुरक्षा/क्रिप्टोलॉजी अथवा संबंधित क्षेत्र) अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में) (पूरे शैक्षणिक कैरियर में न्यूनतम 60% अंकों के साथ) न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक); पीएचडी धारक उम्मीदवारों के लिए अनिवार्य नहीं	1	दिल्ली

					सिग्नल जनरेटर, हार्डवेयर प्रोब्स आदि) के उपयोग का अनुभव <ul style="list-style-type: none"> उत्कृष्ट प्रलेखन (Documentation) एवं प्रस्तुतीकरण (Presentation) कौशल; संबंधित सॉफ्टवेयर टूल्स के उपयोग में दक्षता अनिवार्य है 			
4	वैज्ञानिक-बी/सी	क्रिप्टोग्राफी एल्गोरिद्म/प्रणालियों हेतु साइड चैनल विश्लेषण (Side Channel Analysis)	10/11	35	<ul style="list-style-type: none"> क्रिप्टोग्राफिक एल्गोरिद्म के हार्डवेयर कार्यान्वयन में साइड चैनल लीकेज विश्लेषण (TVLA/CPA) का प्रदर्शित अनुभव विभिन्न प्रकार की साइड चैनल लीकेज प्रोबिंग तकनीकों (जैसे पावर, ईएम आदि) का पर्याप्त ज्ञान पोस्ट-क्वांटम क्रिप्टोग्राफिक एल्गोरिद्म के गणितीय मूलतत्त्वों (Mathematical Primitives) एवं समग्र ढांचे (Framework) की गहन समझ सी कोडिंग तथा पाईथन स्क्रिप्टिंग में अच्छा कौशल वेरिलोग (Verilog)/VHDL में अच्छा कोडिंग कौशल 	बी.ई./बी.टेक./एम.ई./एम.टे क. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/सीई एंबेडेड एवं रोबोटिक्स/मैथेमेटिक्स एवं कंप्यूटिंग/साइबर सुरक्षा/क्रिप्टोलॉजी अथवा संबंधित क्षेत्र) अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में) (पूरे शैक्षणिक कैरियर में न्यूनतम 60% अंकों के साथ) न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक);	1	दिल्ली

					<ul style="list-style-type: none"> ○ COTS साइड चैनल लीकेज विश्लेषण प्लेटफॉर्म के उपयोग का अनुभव वांछनीय है ○ SCA सेटअप में प्रयुक्त हार्डवेयर टूल्स (जैसे ऑस्सिलोस्कोप, सिग्नल जनरेटर, हार्डवेयर प्रोब्स आदि) के उपयोग का अनुभव ○ उत्कृष्ट प्रलेखन (Documentation) एवं प्रस्तुतीकरण (Presentation) कौशल; संबंधित सॉफ्टवेयर टूल्स के उपयोग में दक्षता अनिवार्य है 	पीएचडी धारक उम्मीदवारों के लिए अनिवार्य नहीं		
5	वैज्ञानिक-बी/सी	क्रिप्टोग्राफिक प्रणालियों का परीक्षण एवं सत्यापन	10/11	35	<ul style="list-style-type: none"> ○ पोस्ट-क्वांटम क्रिप्टोग्राफिक एल्गोरिद्म के गणितीय मूलतत्वों (Mathematical Primitives) तथा समग्र ढांचे (Framework) की गहन समझ ○ क्रिप्टो-ग्रेड उत्पादों के परीक्षण एवं सत्यापन में अनुभव ○ स्क्रिप्टिंग भाषाओं का व्यावहारिक ज्ञान तथा टेस्ट ऑटोमेशन हेतु टेस्ट स्क्रिप्ट विकसित करने का अनुभव ○ एफआईपीएस 140 (FIPS 140) श्रृंखला मानकों का ज्ञान 	बी.ई./बी.टेक./एम.ई./एम.टेक. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/सीई एंबेडेड एवं रोबोटिक्स/मैथेमेटिक्स एवं कंप्यूटिंग/साइबर सुरक्षा/क्रिप्टोलॉजी अथवा संबंधित क्षेत्र) अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में (पूरे शैक्षणिक कैरियर में	1	दिल्ली

					<ul style="list-style-type: none"> विकसित हो रहे एफआईपीएस(FIPS) पोस्ट-क्वांटम क्रिप्टोग्राफिक एल्गोरिद्म मानकों का ज्ञान रैंडमनेस परीक्षण तथा क्रिप्टोग्राफी परीक्षण एवं सत्यापन से संबंधित मानकों का ज्ञान 	न्यूनतम 60% अंकों के साथ) न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक); पीएचडी धारक उम्मीदवारों के लिए अनिवार्य नहीं		
6	वैज्ञानिक-बी/सी	पोस्ट-क्वांटम क्रिप्टोग्राफी (PQC) एल्गोरिद्म के सिद्धांत एवं गणितीय प्रमाण	10/11	35	<ul style="list-style-type: none"> क्रिप्टोग्राफिक एल्गोरिद्म के गणितीय आधार में मजबूत पृष्ठभूमि लैटिस-आधारित या कोड-आधारित पोस्ट-क्वांटम क्रिप्टोग्राफिक एल्गोरिद्म में सुदृढ़ सैद्धांतिक अनुसंधान कार्य PQC एल्गोरिद्म के सिद्धांत एवं क्रिप्टएनालिसिस के क्षेत्र में गुणवत्तापूर्ण शोध पत्र 	बी.ई./बी.टेक./एम.ई./एम.टेक./इंटीग्रेटेड एम.एससी. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/सीई एंबेडेड एवं रोबोटिक्स/मैथेमेटिक्स एवं कंप्यूटिंग/साइबर सुरक्षा/क्रिप्टोलॉजी/गणित एवं कंप्यूटिंग अथवा संबंधित क्षेत्र) अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में) (पूरे शैक्षणिक कैरियर में न्यूनतम 60% अंकों के साथ)	1	दिल्ली

						न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक); पीएचडी धारक उम्मीदवारों के लिए अनिवार्य नहीं		
7	वैज्ञानिक-बी/सी	हार्डवेयर बोर्ड डिज़ाइन अभियंता	10/11	35	<p>हार्डवेयर बोर्ड डिज़ाइन अभियंता जटिल इलेक्ट्रॉनिक बोर्डों के एंड-टू-एंड डिज़ाइन के लिए उत्तरदायी होगा, जिसमें आर्किटेक्चर निर्धारण, स्कीमैटिक डिज़ाइन, PCB लेआउट मार्गदर्शन, सिग्नल/पावर इंटीग्रेटी सत्यापन, प्रोटोटाइप विकास तथा सिस्टम ब्रिंग-अप शामिल हैं। यह भूमिका उन्नत संचार, क्रिप्टोग्राफिक एवं कंप्यूट सिस्टम में उपयोग होने वाले उच्च-गति (High-Speed), मिश्रित-सिग्नल (Mixed-Signal) तथा उच्च-शक्ति घनत्व (Power-Dense) बोर्डों के डिज़ाइन से संबंधित है। उम्मीदवार को उद्योग-मानक EDA टूल्स में दक्ष होना चाहिए तथा प्रयोगशाला-आधारित विकास वातावरण में कार्य करने में सहज होना आवश्यक है।</p> <p>प्रमुख उत्तरदायित्व एवं आवश्यक अनुभव</p> <ul style="list-style-type: none"> उत्पाद आवश्यकताओं तथा एएसआईसी (ASIC)/एफपीजीए 	<p>बी.ई./बी.टेक./एम.ई./एम.टेक./इंटीग्रेटेड एम.एससी. (ईसीई/सीएस/ईई/ईआई/आईटी/वीएलएसआई/एंबेडेड सिस्टम्स/सीई एंबेडेड एवं रोबोटिक्स/मैथेमेटिक्स एवं कंप्यूटिंग/साइबर सुरक्षा/क्रिप्टोलॉजी/गणित एवं कंप्यूटिंग अथवा संबंधित क्षेत्र) अथवा पीएचडी (इस पद के डोमेन से संबंधित क्षेत्र में) (पूरे शैक्षणिक कैरियर में न्यूनतम 60% अंकों के साथ)</p> <p>न्यूनतम 2 वर्ष का अनुभव (औद्योगिक/शैक्षणिक);</p>	1	दिल्ली

					<p>(FPGA) विनिर्देशों को बोर्ड-स्तरीय आर्किटेक्चर में रूपांतरित करना</p> <ul style="list-style-type: none"> • ब्लॉक डायग्राम, इंटरफेस टोपोलॉजी, पावर ट्री, क्लॉकिंग रणनीति तथा उच्च-गति सिग्नल रूटिंग दिशानिर्देशों का निर्धारण करना • प्रदर्शन, सिग्नल/पावर इंटीग्रिटी (SI/PI), थर्मल, लाइफ-साइकिल तथा सप्लाइ-चेन आवश्यकताओं के आधार पर उपयुक्त घटकों (जैसे प्रोसेसर, एफपीजीए (FPGA), एडीसी (ADC)/डीएसी (DAC), रेगुलेटर्स, PHYs, कनेक्टर्स आदि) का चयन करना • डीडीआर3(DDR3)/डीडी आर4 (DDR4)/ डीडी आर5(DDR5), PCIe, इथरनेट (Ethernet) (1G/10G/25G/100G), USB, SERDES लिंक्स तथा MIPI जैसे उच्च-गति इंटरफेस के कार्यान्वयन में अनुभव • पावर डिलीवरी नेटवर्क, स्विचिंग रेगुलेटर्स, सीक्वेंसर्स, LDOs तथा प्रोटेक्शन सर्किट्री का डिज़ाइन करना 	पीएचडी धारक उम्मीदवारों के लिए अनिवार्य नहीं		
--	--	--	--	--	---	--	--	--

					<ul style="list-style-type: none"> • प्रिसिजन एनालॉग, सेंसर इंटरफेस, ADC/DAC, PLLs तथा क्लॉक जनरेटर्स सहित मिश्रित-सिग्नल (Mixed-Signal) सेक्शन्स का डिज़ाइन करना • काइंस(Cadence)/अल्टियम(Altium)/मेंटोर ग्राफिक्स (Mentor Graphics) टूल्स का उपयोग करते हुए मल्टी-शीट स्कीमैटिक्स तैयार करना • पीसीबी (PCB) लेआउट इंजीनियरों के साथ मिलकर लेयर स्टैक-अप, इम्पीडेंस प्रोफाइल, डिफरेंशियल पेयर रूटिंग नियम, लंबाई-मिलान (Length Matching) कंस्ट्रेंट्स, वायर रणनीतियाँ (VIP, ब्लाइंड/बरीड), रिटर्न करंट पाथ, तथा EMI/EMC अनुपालन रणनीतियाँ (जैसे फिल्टर्स, स्टिचिंग वायर, शील्डिंग, ग्राउंडिंग टोपोलॉजी) निर्धारित करना • SI/PI अनुपालन, थर्मल पहलुओं तथा विनिर्माण-योग्यता (Manufacturability) के संदर्भ में PCB लेआउट की समीक्षा करना 		
--	--	--	--	--	---	--	--

					<ul style="list-style-type: none"> • प्रारंभिक प्रोटोटाइप के हार्डवेयर ब्रिंग-अप, डिबगिंग एवं सत्यापन का नेतृत्व करना • पावर रेल्स, क्लॉक स्थिरता, सिग्नल इंटीग्रिटी, उच्च-गति लिंक प्रदर्शन तथा समग्र बोर्ड कार्यक्षमता का सत्यापन करना • सिस्टम इंटीग्रेशन एवं फीचर सक्षम करने में फर्मवेयर टीमों को सहयोग प्रदान करना • सामग्री सूची (BoM), गेरबर फ़ाइलें, निर्माण (Fabrication) नोट्स, असेंबली आरेख तथा रिलीज़ पैकेज तैयार करना • डीएफएम(DFM)/डीएफटी(DFT), लेयर स्टैक-अप समन्वय तथा निर्माण सुधार के लिए PCB निर्माता एवं EMS साझेदारों के साथ समन्वय करना • उत्पादन संबंधी समस्याओं, घटकों के अप्रचलन (Obsolescence) तथा अनुरक्षण (Sustainment) से संबंधित इंजीनियरिंग परिवर्तनों का समाधान करना 		
--	--	--	--	--	---	--	--

					<ul style="list-style-type: none"> • बोर्ड-स्तरीय परीक्षण योजनाएँ, सत्यापन प्रक्रियाएँ तथा विश्वसनीयता परीक्षण विकसित करना • EMI/EMC पूर्व-अनुपालन (Pre-Compliance) परीक्षण करना तथा औपचारिक प्रमाणन (जैसे CE, FCC, MIL-STD आदि, जहाँ लागू हो) हेतु समन्वय करना 			
8	वैज्ञानिक-बी/सी	अनुसंधान एवं विकास (R&D) परियोजना प्रबंधन कार्यकारी	10/11	35	<p>आंतरिक एवं बाह्य रूप से वित्तपोषित अनुसंधान एवं विकास (R&D) परियोजनाओं की योजना, समन्वय, प्रलेखन तथा निगरानी में सहयोग प्रदान करने हेतु R&D परियोजना प्रबंधन कार्यकारी की आवश्यकता है। चयनित उम्मीदवार को परियोजना प्रमुखों की सहायता करते हुए सभी परियोजना गतिविधियों के समयबद्ध निष्पादन, हितधारकों के साथ समन्वय तथा रिपोर्टिंग आवश्यकताओं के अनुपालन को सुनिश्चित करना होगा। प्रमुख उत्तरदायित्व निम्नलिखित हैं:</p> <ul style="list-style-type: none"> • अनुमोदित समय-सीमाओं के अनुरूप दैनिक परियोजना गतिविधियों का 	बी.ई./बी.टेक. (ईसीई/सीएस/आईटी/ईई/ईआई/वीएलएसआई अथवा संबंधित क्षेत्र) अथवा एम.एससी. (भौतिकी/इलेक्ट्रॉनिक्स/आईटी/ गणित अथवा संबंधित क्षेत्र) अथवा एमसीए और	1	दिल्ली

				<p>समन्वय एवं प्रगति का अनुश्रवण करना</p> <ul style="list-style-type: none"> परियोजना से संबंधित प्रलेखन तैयार करना एवं संधारित करना, जिसमें कार्यवृत्त (Minutes), एक्शन ट्रैकर, गैट चार्ट तथा अनुपालन अभिलेख शामिल हैं आंतरिक समीक्षा एवं बाह्य वित्तपोषण एजेंसियों के लिए आवधिक प्रगति प्रतिवेदन तैयार करना आंतरिक टीमों, विक्रेताओं, कंसोर्टियम साझेदारों तथा वित्तपोषण एजेंसियों के साथ संचार एवं अनुवर्ती कार्यों का समन्वय करना क्रय (Procurement) प्रक्रियाओं, उपयोगिता प्रतिवेदन (Utilization Reporting) तथा लेखा-परीक्षा (Audit) से संबंधित प्रलेखन में सहयोग करना अद्यतन डैशबोर्ड, प्रगति ट्रैकर्स तथा परियोजना प्रदर्शन सूचकांक (Performance Indicators) का संधारण करना परियोजना बैठकों, तकनीकी समीक्षाओं तथा बाह्य लेखा-परीक्षणों के आयोजन में सहयोग करना 	<p>परास्नातक उपाधि (एमबीए/पीजीडीएम - परियोजना प्रबंधन/आईटी/वित्त अथवा संबंधित क्षेत्र में - 1 वर्ष/2 वर्ष का पाठ्यक्रम) (पूरे शैक्षणिक कैरियर में न्यूनतम 60% अंकों के साथ)</p> <p>PMP/PRINCE2/Agile/Scrum जैसे प्रमाणपत्र अतिरिक्त लाभ प्रदान करेंगे</p>		
--	--	--	--	---	---	--	--

					<ul style="list-style-type: none"> परियोजना उद्देश्यों की प्राप्ति हेतु कंसोर्टियम सदस्य संस्थानों तथा C-DOT के वित्त एवं प्रशासन विभागों के साथ समन्वय स्थापित करना GeM (Government e-Marketplace) प्रणाली के माध्यम से पूंजीगत एवं उपभोज्य वस्तुओं की खरीद करना परियोजनाओं से संबंधित बोर्ड नोट्स तथा अन्य आधिकारिक पत्राचार का तैयारी करना बाह्य एजेंसियों के साथ उपकरणों के फील्ड ट्रायल का आयोजन करना <p>प्रमुख कौशल एवं दक्षताएँ निम्नलिखित हैं:</p> <ul style="list-style-type: none"> उत्कृष्ट संप्रेषण (Communication) एवं अंतर-विभागीय समन्वय कौशल एमएस ऑफिस तथा परियोजना प्रबंधन टूल्स में दक्षता सूक्ष्म विवरणों पर ध्यान रखते हुए एक साथ अनेक कार्यों का प्रभावी प्रबंधन करने की क्षमता उत्कृष्ट विश्लेषणात्मक एवं संगठनात्मक कौशल सक्रिय दृष्टिकोण के साथ बहु-कार्यात्मक टीमों में कार्य करने की क्षमता 		
--	--	--	--	--	--	--	--

					वांछित अनुभव (Desired experience) <ul style="list-style-type: none"> परियोजना समन्वय या परियोजना प्रबंधन से संबंधित भूमिकाओं में 3 वर्ष का अनुभव बाह्य वित्तपोषित/सरकारी वित्तपोषित अनुसंधान एवं विकास (R&D) परियोजनाओं में अनुभव वांछनीय है प्रलेखन, सरकारी खरीद प्रक्रियाओं तथा परियोजना निगरानी उपकरणों की जानकारी 		
--	--	--	--	--	--	--	--

I. आवेदन कैसे करें:

1. आवेदन केवल सी-डॉट की वेबसाइट: www.cdote.in (Careers) के माध्यम से ऑनलाइन ही जमा करना होगा । उम्मीदवारों को आवेदन करने से पहले सभी पात्रता शर्तों को ध्यानपूर्वक पढ़ लेना चाहिए।
2. उम्मीदवार के पास एक वैध ईमेल ID और मोबाइल नंबर होना चाहिए, जो चयन प्रक्रिया पूरी होने तक सक्रिय एवं वैध हो ।
3. उम्मीदवार ऑनलाइन आवेदन भरना शुरू करने से पहले सभी पात्रता मानदंडों की सावधानीपूर्वक जांच कर लें और यह सुनिश्चित कर लें कि वह उन मानदंडों को पूरा करता/करती है।
4. आवेदन पत्र में सभी आवश्यक विवरण उचित स्थान पर भरें और फॉर्म पूर्ण करने के बाद 'Submit' बटन पर क्लिक करें।
5. उम्मीदवार आवेदन पत्र का प्रिंटआउट ले लें और उसे अपने रिकॉर्ड के लिए सुरक्षित रख लें ।
6. सी-डॉट को कोई भी हार्ड कॉपी या मुद्रित आवेदन न भेजें । अधूरे या गलत भरे गए आवेदन सीधे तौर पर अस्वीकृत कर दिए जाएंगे तथा इस संबंध में आगे कोई पत्राचार स्वीकार नहीं किया जाएगा।

II. ऑनलाइन आवेदन की अंतिम तिथि:

आवेदन की अंतिम तिथि 'एम्प्लॉयमेंट न्यूज़' (अंग्रेजी) में विज्ञापन छपने की तारीख से 30 दिन तक है।

नोट: उम्मीदवारों को सलाह दी जाती है कि वे संबंधित सूचनाओं/जानकारी, शुद्धिपत्र/विस्तार आदि के लिए नियमित रूप से C-DOT की वेबसाइट पर विजिट करें। यदि कोई सूचना जारी की जाएगी, तो वह केवल वेबसाइट www.cdor.in (careers) पर ही प्रकाशित की जाएगी।

III. अधिकतम आयु एवं छूट संबंधी शर्तें:

1. **आयु सीमा:** आवेदकों के लिए अधिकतम आयु सीमा प्रत्येक पद के सामने उल्लिखित है। आयु की गणना के लिए संदर्भ तिथि आवेदन जमा करने की अंतिम तिथि होगी, जो 'एम्प्लॉयमेंट न्यूज़' (अंग्रेजी) में विज्ञापन छपने की तिथि से 30 दिन बाद तक है। उम्मीदवार की आयु आवेदन करने की अंतिम तारीख को अधिकतम आयु सीमा से अधिक नहीं होनी चाहिए।
2. **आयु में छूट:** आरक्षित वर्ग (SC/ST/OBC (नॉन-क्रीमी लेयर)/दिव्यांग/पूर्व सैनिक/EWS) से संबंधित आवेदक भारत सरकार के नियमों के अनुसार आयु में छूट प्राप्त करने के हकदार होंगे।
3. **प्रमाण पत्र:** आरक्षित वर्ग से संबंधित उम्मीदवारों को साक्षात्कार के समय भारत सरकार द्वारा निर्धारित प्रारूप में सक्षम प्राधिकारी द्वारा जारी प्रमाण पत्र प्रस्तुत करना अनिवार्य होगा। ऐसा न करने पर उनका चयन/नियुक्ति निरस्त कर दी जाएगी।

IV. चयन प्रक्रिया:

1. चयन प्रक्रिया दो चरणों में साक्षात्कार के माध्यम से होगी। प्रथम चरण का साक्षात्कार ऑनलाइन होगा तथा दूसरे चरण का साक्षात्कार ऑफलाइन/आमने-सामने होगा। अद्यतन जानकारी के लिए सी-डॉट की वेबसाइट पर नियमित रूप से विजिट करें।
2. मैनेजमेंट के पास यह अधिकार सुरक्षित है कि वह चयन प्रक्रिया के दौरान किसी भी समय अपने विवेक से उसमें परिवर्तन/संशोधन कर सकता है। मैनेजमेंट का निर्णय अंतिम एवं बाध्यकारी होगा।
3. वेतनमान विज्ञापन में उल्लिखित अनुसार होगा तथा चयनित उम्मीदवार के वर्तमान स्केल, दक्षता स्तर एवं अनुभव के आधार पर निर्धारित किया जाएगा।

4. निर्धारित योग्यता एवं अनुभव न्यूनतम आवश्यकताएं हैं। केवल इनके होने मात्र से उम्मीदवार लिखित परीक्षा/साक्षात्कार के लिए बुलाए जाने का हकदार नहीं हो जाता। विज्ञापन में उल्लिखित शैक्षणिक योग्यता, अनुभव एवं अन्य मानदंडों के आधार पर प्रारंभिक स्क्रीनिंग की जाएगी, और केवल जांचे गए (screened-in) उम्मीदवारों को ही आगे की चयन प्रक्रिया में शामिल करने पर विचार किया जाएगा।
5. किसी पद/पदों के लिए आवेदकों की संख्या अधिक होने की स्थिति में, मैनेजमेंट अपने विवेक से न्यूनतम पात्रता मानदंड/कट-ऑफ लिमिट से ऊपर बेंचमार्क निर्धारित कर सकता है। उम्मीदवारों का चयन मैनेजमेंट द्वारा चयन के लिए उपयुक्त समझे गए मापदंडों/प्रक्रियाओं के आधार पर किया जाएगा।
6. सरकार/पीएसयू/स्वायत्त निकायों के सभी कर्मचारियों को साक्षात्कार में उपस्थित होने के लिए **अनापत्ति प्रमाण पत्र (NOC)** प्रस्तुत करना अनिवार्य होगा। ऐसा न करने पर उन्हें साक्षात्कार में भाग लेने की अनुमति नहीं दी जाएगी।

V. योग्यता:

1. ऊपर दी गई तालिका में निर्दिष्ट सभी योग्यताएँ AICTE/UGC द्वारा अनुमोदित या मान्यता प्राप्त विश्वविद्यालयों/डीम्ड विश्वविद्यालयों/संस्थानों से प्राप्त की होनी चाहिए। स्वायत्त संस्थानों द्वारा संचालित पाठ्यक्रम एसोसिएशन ऑफ़ इंडियन यूनिवर्सिटीज़ (AIU)/UGC/AICTE द्वारा अनुमोदित या मान्यता प्राप्त संबंधित पाठ्यक्रमों के समकक्ष होने चाहिए।
2. जहाँ भी योग्यता डिग्री में CGPA/OGPA या लेटर ग्रेड प्रदान किया गया हो, वहाँ आवेदन पत्र में संबंधित विश्वविद्यालय/संस्थान द्वारा अपनाए गए मानदंडों के अनुसार अंकों का समकक्ष प्रतिशत दर्शाया जाना चाहिए। इस संबंध में विश्वविद्यालय/संस्थान से प्रमाण पत्र भी प्राप्त कर लें, जिसकी आवश्यकता जॉइनिंग के समय होगी।
3. अंकों के प्रतिशत वाले कॉलम में सही प्रतिशत का ही उल्लेख किया जाना चाहिए। उदाहरण के लिए 59.9% को 60% तक पूर्णांकित (round off) न करें।
4. केवल वही अनुभव मान्य होंगे जो प्रासंगिक हों और पात्रता योग्यता उत्तीर्ण करने की तिथि के बाद प्राप्त किए गए हों। अंशकालिक रोजगार/इंटरनशिप के अनुभव को मान्यता नहीं दी जाएगी। इस संबंध में सी-डॉट का निर्णय अंतिम एवं बाध्यकारी होगा।

VI. महत्वपूर्ण टिप्पणियां:

1. अंग्रेजी के अलावा किसी अन्य संस्करण की व्याख्या से संबंधित कोई अस्पष्टता/विवाद उत्पन्न होने की स्थिति में अंग्रेजी संस्करण ही मान्य होगा।
2. किसी भी प्रकार की सिफारिश (Canvassing) चयन के लिए अयोग्यता मानी जाएगी।
3. उम्मीदवारों को आवेदन का प्रिंटआउट या अन्य कोई दस्तावेज हार्ड कॉपी में सी-डॉट को भेजने की आवश्यकता नहीं है।
4. साक्षात्कार आदि से संबंधित सभी पत्राचार केवल उम्मीदवारों की ऑनलाइन आवेदन में दी गई पंजीकृत ईमेल ID पर ही भेजे जाएंगे। कोई हार्ड कॉपी नहीं भेजी जाएगी।
5. उम्मीदवार साक्षात्कार के प्रश्नों का उत्तर अपनी सुविधा अनुसार हिंदी या अंग्रेजी में दे सकते हैं।
6. केवल साक्षात्कार के लिए कॉल लेटर जारी होने का अर्थ यह नहीं है कि उम्मीदवार की उम्मीदवारी स्वीकार कर ली गई है। आंतरिक उम्मीदवारों के मामले में, अंतिम रूप से चयनित उम्मीदवारों को अपनी वर्तमान सेवा से इस्तीफा देना होगा तथा नए कर्मचारी के रूप में परिवीक्षा (Probation) पर पुनः जॉइन करना होगा।
7. भर्ती से संबंधित सभी प्रश्न, जिसमें चयन प्रक्रिया भी शामिल है, केवल hrdrec@cdot.in के माध्यम से ही भर्ती टीम को भेजे जाएं।
8. रिक्तियों की संख्या अंतिम आकलन के आधार पर बढ़ाई या घटाई जा सकती है, और ऐसे परिवर्तन सी-डॉट द्वारा बिना किसी सूचना के किए जा सकते हैं।
9. सी-डॉट किसी परीक्षा/अन्य चयन प्रक्रिया को रद्द या प्रारंभ करने का अधिकार सुरक्षित रखता है। साथ ही, भर्ती प्रक्रिया और/अथवा चयन प्रक्रिया को बिना किसी सूचना और कारण बताए रद्द/सीमित/संक्षिप्त/विस्तारित करने का अधिकार भी सुरक्षित रखता है।
10. सभी पद सी-डॉट के नियमों के अनुसार भरे जाएंगे। सरकारी/पीएसयू/स्वायत्त निकायों से आने वाले उम्मीदवारों को दस्तावेज सत्यापन के अधीन वेतन संरक्षण (Pay Protection) प्रदान किया जाएगा।
11. उम्मीदवार की यह जिम्मेदारी है कि वह विज्ञापन के अनुसार जिस पद के लिए आवेदन कर रहा/रही है, उसके लिए अपनी पात्रता का स्वयं आकलन करे। यदि चयन प्रक्रिया के दौरान या नियुक्ति के बाद भी भविष्य में कभी यह पाया जाता है कि उम्मीदवार निर्धारित योग्यता/अनुभव आदि के अनुसार पात्र नहीं था, तो उसकी उम्मीदवारी/नियुक्ति रद्द/समाप्त की जा सकती है।
12. मैनेजमेंट के पास आवेदकों की शिक्षा, अनुभव, वेतन (CTC/Pay-scale/Income) आदि के समर्थन में अतिरिक्त दस्तावेज मांगने का अधिकार सुरक्षित है।

13. विज्ञापित पदों की संख्या में परिवर्तन हो सकता है और सी-डॉट परिस्थितियों के अनुसार कुछ या सभी पदों को न भरने का अधिकार रखता है।
14. चयन प्रक्रिया के दौरान उत्पन्न किसी भी विवाद/अस्पष्टता की स्थिति में संगठन का निर्णय अंतिम होगा। अंतरिम पत्राचार स्वीकार नहीं किया जाएगा और न ही उसका उत्तर दिया जायेगा।
15. सभी उम्मीदवारों को लिखित परीक्षा एवं कौशल परीक्षा के समय अपने सभी प्रमाणपत्रों (शैक्षणिक/जाति/अनुभव) की स्वयं सत्यापित प्रतियां तथा मूल दस्तावेज सत्यापन हेतु प्रस्तुत करने होंगे। आवेदकों को साक्षात्कार में भाग लेने के लिए कोई यात्रा भत्ता (TA) देय नहीं होगा।
16. संगठन किसी भी या सभी विज्ञापित पदों को न भरने या विज्ञापन को पूर्ण या आंशिक रूप से रद्द करने का अधिकार सुरक्षित रखता है। पात्रता, कौशल परीक्षा/लिखित परीक्षा/साक्षात्कार एवं चयन से संबंधित सभी मामलों में संगठन का निर्णय अंतिम एवं बाध्यकारी होगा। किसी प्रकार का पत्राचार या व्यक्तिगत पूछताछ स्वीकार नहीं की जाएगी।
17. उपर्युक्त नियुक्ति सक्षम प्राधिकारी द्वारा स्वीकृत नियमित रिक्तियों के विरुद्ध, सी-डॉट में लागू उप नियमों के प्रावधानों एवं अन्य लागू नियमों के अधीन होगी। चयनित उम्मीदवारों को नियमित पद पर नियुक्त किया जाएगा।
18. विज्ञापन के संबंध में उत्पन्न किसी भी कानूनी विवाद को दिल्ली उच्च न्यायालय में चुनौती दी जा सकती है।

VII. सामान्य नियम एवं शर्तें:

1. सभी नियुक्तियाँ सी-डॉट के निर्धारित चिकित्सीय मानकों के अनुसार उम्मीदवार के, नामित चिकित्सा अधिकारी की रिपोर्ट के आधार पर चिकित्सीय रूप से फिट घोषित होने पर निर्भर होंगी। सरकारी विभागों/सार्वजनिक उपक्रमों से आने वाले उम्मीदवारों को पुनः चिकित्सीय परीक्षण से गुजरने की आवश्यकता नहीं होगी, बशर्ते वे अपने वर्तमान नियोक्ता से वैध चिकित्सीय फिटनेस प्रमाण पत्र प्रस्तुत करें।
2. सभी चयनित उम्मीदवारों की नियुक्ति प्रारंभ में पाँच (05) वर्ष की संविदा (Contract) अवधि के लिए की जाएगी, जिसमें एक (01) वर्ष की परिवीक्षा (Probation) अवधि शामिल होगी। संतोषजनक प्रदर्शन के आधार पर, संविदा को प्रत्येक बार अधिकतम पाँच (05) वर्ष की अवधि के लिए नवीनीकृत किया जा सकता है, जो अधिवर्षिता (वर्तमान में 60 वर्ष, समय-समय पर शासी परिषद द्वारा संशोधित) की आयु प्राप्त होने तक या संस्था के विघटन तक, जो भी पहले हो, लागू रहेगा।
3. नियुक्ति भारत सरकार के नियमों के अनुसार चरित्र, पूर्ववृत्त (Antecedents) एवं प्रमाण-पत्रों के सत्यापन के अधीन होगी।
4. चयनित होने पर उम्मीदवारों को देशभर में किसी भी परियोजना/स्थान पर नियुक्त किया जा सकता है।

5. सभी आवश्यक दस्तावेज (जन्म तिथि प्रमाण/मैट्रिक/स्नातक/स्नातकोत्तर डिग्री/अनुभव/सेवा प्रमाण पत्र तथा यदि लागू हो तो एनओसी) आवेदन के साथ अपलोड करना अनिवार्य है। यदि आवेदन के साथ एनओसी प्रस्तुत नहीं किया गया हो, तो इसे साक्षात्कार के समय प्रस्तुत करना होगा, अन्यथा उम्मीदवार को साक्षात्कार में भाग लेने की अनुमति नहीं दी जाएगी।
6. उम्मीदवारों को सलाह दी जाती है कि वे आवेदन करने से पूर्व यह अवश्य सुनिश्चित कर लें कि वे पद के लिए निर्धारित न्यूनतम आवश्यक योग्यता एवं अनुभव रखते हैं।
7. अधिसूचना में दर्शाई गई रिक्तियाँ अस्थायी (Tentative) हैं। सी-डॉट आवश्यकतानुसार विज्ञापित पदों को न भरने का अधिकार सुरक्षित रखता है। साथ ही, सी-डॉट को किसी भी समय पदों की संख्या बढ़ाने या घटाने का अधिकार है।
8. निर्धारित आवश्यक योग्यता, अनुभव एवं पात्रता मानदंड न्यूनतम हैं; केवल इनके होने मात्र से उम्मीदवार को व्यक्तिगत साक्षात्कार के लिए बुलाए जाने का अधिकार नहीं मिलता है। यदि विज्ञापित पद के लिए प्राप्त आवेदनों की संख्या अधिक होती है, तो सी-डॉट शैक्षणिक प्रदर्शन, योग्यता तथा न्यूनतम निर्धारित से अधिक प्रासंगिक अनुभव के आधार पर साक्षात्कार हेतु उम्मीदवारों की संख्या सीमित कर सकता है। अतः उम्मीदवारों को अपनी सभी योग्यताओं एवं संबंधित क्षेत्र में प्राप्त अनुभवों का विवरण प्रस्तुत करना होगा | इसके अलावा, उन्हें न्यूनतम निर्धारित योग्यता/अनुभव (यदि, कोई हो) आवश्यक दस्तावेजों सहित प्रस्तुत करने अपेक्षित हैं ।
9. सी-डॉट लैंगिक संतुलन (Gender Balance) को बढ़ावा देने के लिए प्रतिबद्ध है, इसलिए महिला उम्मीदवारों को आवेदन करने हेतु दृढ़तापूर्वक प्रोत्साहित किया जाता है।
10. किसी भी प्रकार की सिफारिश या प्रभाव डालना पद के लिए अयोग्यता माना जाएगा।
11. चयन प्रक्रिया के दौरान उत्पन्न किसी भी विवाद की स्थिति में C-DOT का निर्णय अंतिम एवं निर्विवाद होगा।

*** दस्तावेज समाप्त ***